

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-352072
 (43)Date of publication of application : 21.12.2001

(51)Int.Cl. H01L 29/786
 G02F 1/13
 G02F 1/1368
 G09F 9/00
 G09F 9/30
 H01L 21/3205

(21)Application number : 2001-087018

(22)Date of filing : 28.03.1994

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

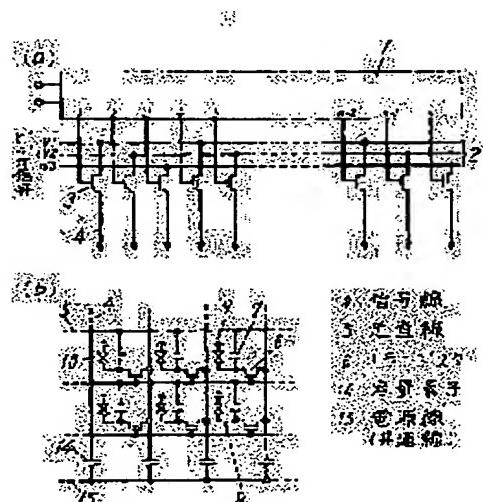
(72)Inventor : KATO TAKEHISA
 EMOTO FUMIYAKI
 SENDA KOJI

(54) THIN-FILM TRANSISTOR ARRAY

(57)Abstract:

PROBLEM TO BE SOLVED: To inspect disconnection or short-circuit of a signal line, and the fault of a thin-film transistor, without having to increase the board area of a thin-film transistor array.

SOLUTION: On a substrate, a plurality of parallel signal lines 4 and a plurality of scanning lines 5 which cross the signal lines being electrically insulated from the signal lines, are formed, and transistors 6, whose source and gate are connected to the signal line 4 and scanning line 5, respectively, are formed at the intersections between the signal lines 4 and scanning lines 5. Between the terminal of each signal line 4 and a power line 15, a capacitive element 14 is inserted. By measuring the potential and current of the capacitive elements 14 via the signal lines 4, after charging the capacitive elements 14 for a specified period of time, disconnection or short-circuit of the signal lines 4, or the fault of the transistors 6 of a display section is inspected.



LEGAL STATUS

[Date of request for examination] 26.03.2001

[Date of sending the examiner's decision of rejection] 23.07.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-352072

(P2001-352072A)

(43)公開日 半成13年12月21日(2001.12.21)

(51)Int.Cl.*

識別記号

F I

テーマコード(参考)

H 01 L 29/786

G 02 F 1/13

1 0 1

G 02 F 1/13

1 0 1

1/1368

G 09 F 9/00

3 5 2

G 09 F 9/00

3 5 2

G 09 F 9/30

3 3 8

G 09 F 9/30

3 3 8

H 01 L 29/78

H 01 L 29/78

H 01 L 29/78

6 2 4

審査請求 有 請求項の数 2 O L (全 5 頁) 最終頁に続く

(21)出願番号

特願2001-87018(P2001-87018)

(71)出願人 000005821

(62)分割の表示

特願平6-57346の分割

松下電器産業株式会社

(22)出願日

平成6年3月28日(1994.3.28)

大阪府門真市大字門真1006番地

(72)発明者 加藤 剛久

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72)発明者 江本 文昭

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72)発明者 千田 耕司

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(74)代理人 100097445

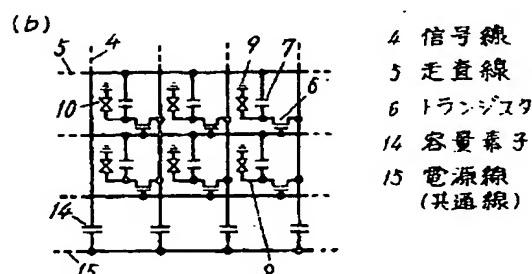
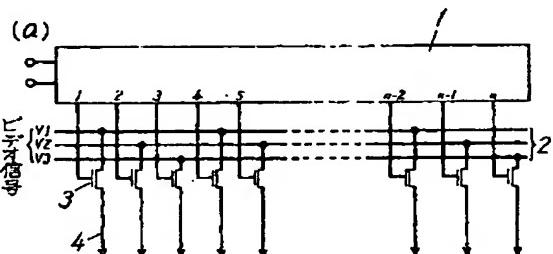
弁理士 岩橋 文雄 (外2名)

(54)【発明の名称】 薄膜トランジスタアレイ

(57)【要約】

【課題】 薄膜トランジスタアレイの基板面積を大きくすることなく信号線の断線、短絡および薄膜トランジスタの検査を可能にする。

【解決手段】 基板上に、複数の平行な信号線4と、信号線4に電気的に絶縁されて交差する走査線5と、信号線4と走査線5との交差部分において、ソースが信号線4に、ゲートが走査線5にそれぞれ接続されたトランジスタ6が形成されており、信号線4の末端と電源線15との間に容量素子14が挿入接続されている。この容量素子14を一定時間充電した後、信号線4を介してその電位または電流を測定することによって、信号線4の断線、短絡または表示部のトランジスタ6の故障を検査する。



(2)

1

【特許請求の範囲】

【請求項1】複数の平行な信号線、前記信号線に電気的に絶縁されて交差する走査線、ならびに、前記信号線と走査線との交差部分において、ソースが信号線に、ゲートが走査線にそれぞれ接続されたトランジスタが基板上に形成されており、前記各信号線の末端と共に通線との間に容量素子が挿入接続された薄膜トランジスタアレイ。

【請求項2】信号線を切り換える水平走査回路、走査線を切り換える垂直走査回路が、信号線、走査線、信号線と走査線との交差部分に設けられたトランジスタ、ならびに容量素子とともに、同一基板上に薄膜トランジスタを用いて形成された請求項1記載の薄膜トランジスタアレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリックス型液晶表示装置などに用いる薄膜トランジスタアレイに関する。

【0002】

【従来の技術】近年、アモルファスシリコン膜または多結晶シリコン膜を用いた薄膜トランジスタを大面積基板に形成する技術が開発され、この薄膜トランジスタをスイッチング素子として画素電極を選択するアクティブマトリックス型液晶表示装置が実用化されている。さらに、多結晶シリコン膜を用いた薄膜トランジスタで駆動回路を構成し、スイッチング素子としての薄膜トランジスタと同一基板上に形成した周辺回路内蔵の薄膜トランジスタアレイを用いた液晶表示装置も実用化されつつある。しかしながら、液晶表示装置に使用するための薄膜トランジスタアレイでは素子数が数十万素子にもなるため、その検査方法についても種々検討されている。

【0003】以下に従来の薄膜トランジスタアレイおよびその検査方法について、液晶表示装置を例として説明する。

【0004】図4(a)は従来の薄膜トランジスタアレイの映像信号線にビデオ信号を供給する回路構成を示す図、図4(b)は同薄膜トランジスタアレイの表示部の回路構成を示す図である。これらの図はアクティブマトリックス型の液晶表示装置の要部を示したものであり、1はシフトレジスタなどからなる水平走査回路、2はビデオ信号線、3はビデオ信号を切り換えるアナログスイッチ、4は映像信号線、5は垂直走査線、6は映像信号を後述の画素に供給する画素トランジスタ、7は映像信号を保持するための補助容量、8は画素トランジスタ6のドレンに接続された画素電極、9は対向電極、10は液晶、11は薄膜トランジスタアレイを検査する際にのみ使用する検査用トランジスタ、12は検査用トランジスタ11のソースを共通に接続して外部へ引き出した共通ソース線、13は検査用トランジスタ11のドレイ

2

ンを共通に接続して、外部へ引き出した共通ドレン線である。なお、これらの図において、垂直走査線5に信号を供給するための垂直走査回路については図示を簡略化するために省略した。また、半導体膜としてアモルファスシリコン膜を用いた薄膜トランジスタアレイでは、チャネル部の易動度が小さいため駆動回路を同一基板上に構成することができず、図4(a)の部分および垂直走査回路は外付けとなり、図4(b)に示す表示部分のみが薄膜トランジスタアレイとして基板上に形成される。

一方、半導体膜として多結晶シリコン膜またはレーザアニールなどによって単結晶化された単結晶シリコン膜を用いた薄膜トランジスタアレイでは、チャネル部の易動度が大きいために、周辺の駆動回路も同時に基板上に形成することができる。

【0005】以上のように構成された薄膜トランジスタアレイについて、以下にその動作について説明する。

【0006】図4(a)に示すように、N型トランジスタであるアナログスイッチ3のゲート電極は水平走査回路1の出力端1~nに、ソース電極はビデオ信号線2に、ドレン電極は映像信号線4に接続されている。また液晶表示装置の表示部は図4(b)に示すように、映像信号線4と垂直走査線5との交点に画素トランジスタ6が形成されており、そのゲート電極が垂直走査線5に、ソース電極が映像信号線4に、ドレン電極が画素電極8にそれぞれ接続されている。図4(b)では詳細を省略し、等価回路的に示しているが、電気的には液晶10を挟んで画素電極8と対向電極9が対向した構成となっている。

【0007】ビデオ信号V1、V2、V3は映像信号線4の3本毎に共通接続されており、水平走査回路1からの信号により映像信号線4を選択して供給される。このビデオ信号と同期して垂直走査回路(図示せず)からの信号により垂直走査線5が選択され、画素トランジスタ6がオンし、画素電極8へビデオ信号が供給される。

【0008】次に上記の構成を有する薄膜トランジスタアレイの検査方法について説明する。

【0009】図4(a)、(b)に示す回路構成を有する薄膜トランジスタアレイにおいて、共通ソース線12と共通ドレン線との間の電圧を印加し、電流を測定しながら水平走査回路1からの出力によって検査用トランジスタ11をオンする。このとき電流が流れれば、検査用トランジスタ11がオンしたことになり、結果として信号線に断線がないことになるが、電流が流れなければ信号線のどこかに断線が生じている。ただし、検査用トランジスタ11が正常に動作することが条件である。

【0010】

【発明が解決しようとする課題】しかしながら上記の従来の構成では、検査用トランジスタを内蔵しているために薄膜トランジスタアレイの基板面積が大きくなる上、検査用トランジスタのゲートにリークがあると薄膜ト

(3)

3

ンジスタアレイの正常な動作が妨げられて余分なものを付加したために薄膜トランジスタアレイの歩留まりを下げるうことになるという課題を有していた。

【0011】本発明は上記の従来の課題を解決するもので、薄膜トランジスタアレイの基板面積を大きくすることなく、また信号線の断線、短絡以外の検査も可能にする薄膜トランジスタアレイおよびその検査方法を提供することを目的とする。

【0012】

【課題を解決するための手段】この目的を達成するためには本発明の薄膜トランジスタアレイは、信号線の末端と共通線との間に容量素子を備えた構成を有しており、本発明の薄膜トランジスタアレイの検査方法は、信号線の入力端を介して容量素子を充電し、一定時間経過後に信号線の入力端における電圧または電流を測定するものである。

【0013】この構成によって、信号線が断線している時には容量素子が充電されないために測定時の電流が減少し、また容量素子の容量と信号線の有している浮遊容量との比を適切に選択しておくことにより信号線の末端近傍での断線も容易に検出できる。また、一定時間充電した後、信号線の入力端で電圧を測定することによって、信号線間の短絡や、信号線に接続されているトランジスタの短絡などが検出できる。

【0014】

【実施例】以下本発明の一実施例における薄膜トランジスタアレイおよびその検査方法について、図面を参照しながら説明する。

【0015】図1(a)は本発明の第1の実施例の薄膜トランジスタアレイにおける映像信号線に映像信号を供給するための回路構成を示す図、図1(b)は同薄膜トランジスタアレイの表示部の回路構成を示す図である。これらの図において、図4(a), (b)に示す従来例と同一箇所には同一符号を付して、説明を省略する。また、これらの図において、14は映像信号線4の末端に接続された容量素子、15は容量素子14が接続された電源線である。容量素子14の容量は映像信号線4の浮遊容量と同程度が適切であるが、特にこの値にかかわるものではない。垂直走査線5に駆動信号を供給する垂直走査回路については図示を省略した。なお、本実施例においては、一方の端子が映像信号線4の末端に接続された容量素子14の他方の端子を電源線15に接続しているが、一定電位の共通線であれば電源線にこだわるものではない。

【0016】以上の薄膜トランジスタアレイは、図1(a)に示す映像信号線に映像信号を供給するための回路部分と図1(b)に示す表示部とに分けて説明しているが、画素トランジスタ6をアモルファスシリコン膜で形成する場合には、映像信号および走査信号を供給するための回路部分は外付けの回路となるが、画素トランジ

4

スタ6を多結晶シリコン膜または単結晶シリコン膜で形成する場合には、画素トランジスタ6と同時に映像信号および走査信号を供給するための回路部分を同一基板上に形成することができる。また容量素子14は薄膜トランジスタを形成する工程において、容易に基板上に形成することができる。

【0017】なお、上記の薄膜トランジスタアレイの通常の動作については図4(a), (b)に示す従来例と同じであり、省略する。

- 10 【0018】次に本発明の一実施例における薄膜トランジスタアレイの検査方法について、説明する。図2は本発明の薄膜トランジスタアレイの検査方法における容量素子を充電するステップを説明する図、図3は本発明の薄膜トランジスタアレイの検査方法における電圧測定のステップを説明するための図である。なお、これらの図では、図1(a), (b)に示す薄膜トランジスタアレイの水平走査回路およびアナログスイッチの部分のみを示し、表示部および垂直走査回路については図示を省略した。なお、図2および図3において、21, 22, 23はビデオ信号入力端子、24は電圧源、25は測定用の回路を示すトランジスタ、26はトランジスタ25の電源、27は抵抗、28はトランジスタ25の出力端子を示している。

- 20 【0019】まず図2に示すように、ビデオ入力端子21～23を介して映像信号線4へ電圧源24から電圧を印加し、図1(b)に示す容量素子14を充電する。次に図3に示すように、電圧源24の代わりに測定回路を接続し、トランジスタ25の出力端子28に得られる出力を測定しながら水平走査回路1を走査し、各映像信号線4の電位を測定する。このとき、ビデオ信号入力端子21～23を順次切り換えて測定するのであるが、映像信号線4が正常であれば、容量素子14に充電された電圧がトランジスタ25のゲートに印加されて出力端子28の出力がローレベルとなり、映像信号線4が断線または映像信号線4同士が短絡していればトランジスタ25のゲートに所定の電圧が印加されないため、トランジスタ25がオンせず、出力端子28の出力はハイレベルである。この検査方法で検査できるのは、信号線の断線、短絡だけでなく、映像信号線4にソースが接続された表示部のトランジスタ6のソース・ドレイン間短絡またはソース・ゲート間短絡が検査できる。

- 30 【0020】以上の検査方法では走査線5には電圧が印加されず、表示部のトランジスタ6はオンしていないが、走査線5を選択しトランジスタ6をオンさせて上記の検査を行うことにより表示部のトランジスタ6を検査することができる。すなわち、走査線5を選択して1列のトランジスタ6をオンさせ、水平走査回路1により映像信号線4を選択し、図2に示すようにしてビデオ信号入力端子21～23を介して電圧を印加する。次に図3に示す方法で電圧または電流を測定することにより、故

(4)

5

障箇所の同定が可能となる。

【0021】

【発明の効果】本発明は、薄膜トランジスタアレイの信号線の末端と電源線との間に容量素子を挿入した構成を有しており、信号線の断線や短絡、表示部のトランジスタの不良を検出できる優れた薄膜トランジスタアレイおよびその検査方法を実現できる。

【図面の簡単な説明】

【図1】(a)は本発明の薄膜トランジスタアレイの一実施例における映像信号線に映像信号を供給するための回路構成を示す図

(b)は同薄膜トランジスタアレイの表示部の回路構成を示す図

【図2】本発明の薄膜トランジスタアレイの検査方法の一実施例における容量素子を充電するステップを説明するための図

【図3】本発明の薄膜トランジスタアレイの検査方法の一実施例における電圧測定のステップを説明するための図

【図4】(a)は従来の薄膜トランジスタアレイの映像信号線にビデオ信号を供給するための回路構成を示す図

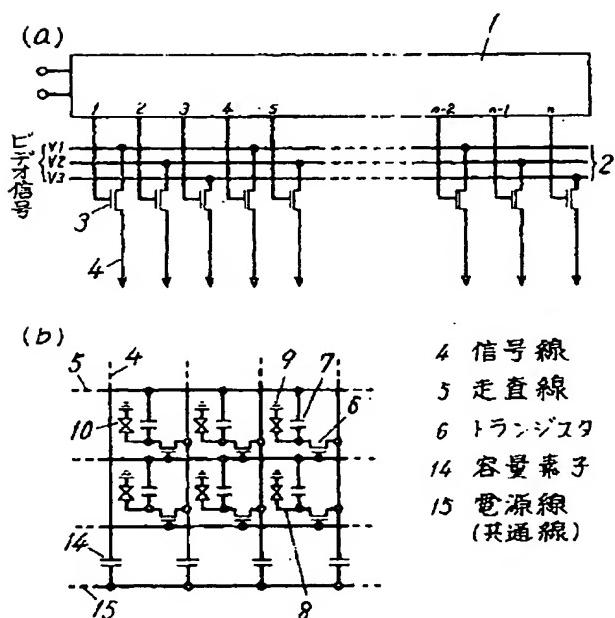
(b)は同薄膜トランジスタアレイの表示部の回路構成を示す図

6

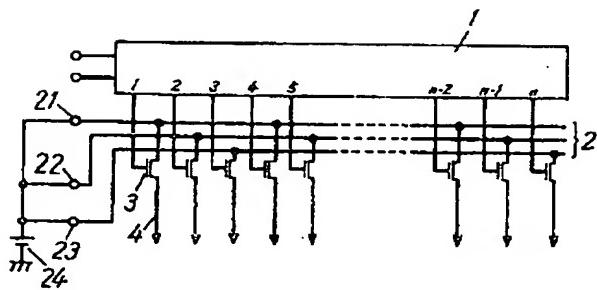
【符号の説明】

- | | |
|------------|-----------|
| 1 | 水平走査回路 |
| 2 | ビデオ信号線 |
| 3 | アナログスイッチ |
| 4 | 映像信号線 |
| 5 | 垂直走査線 |
| 6 | 画素トランジスタ |
| 7 | 補助容量 |
| 8 | 画素電極 |
| 9 | 対向電極 |
| 10 | 液晶 |
| 11 | 検査用トランジスタ |
| 12 | 共通ソース線 |
| 13 | 共通ドレイン線 |
| 14 | 容量素子 |
| 15 | 電源線 |
| 21, 22, 23 | ビデオ信号入力端子 |
| 24 | 電圧源 |
| 25 | トランジスタ |
| 26 | 電源 |
| 27 | 抵抗 |
| 28 | 出力端子 |

【図1】

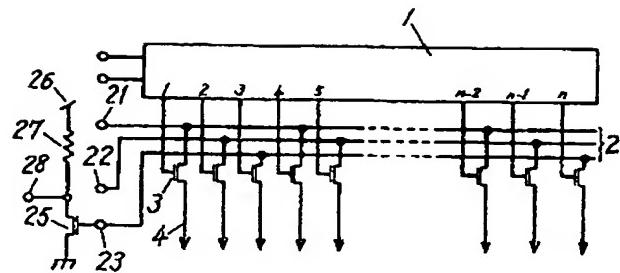


【図2】

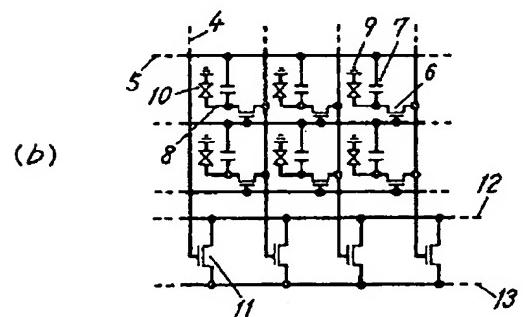
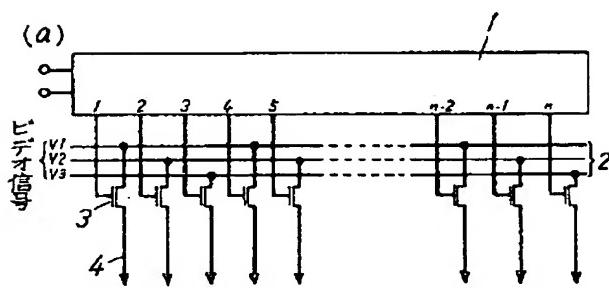


(5)

【図3】



【図4】



フロントページの続き

(51) Int. Cl. 7

H O 1 L 21/3205

識別記号

F I
H O 1 L 21/88

テーマコート (参考)

Z

*** NOTICES ***

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Thin film transistor array by which the transistor by which the source was connected to the signal line and the gate was connected to the scanning line, respectively is formed on the substrate in a part for the intersection of the scanning line which is electrically insulated by two or more parallel signal lines and said signal line, and intersects them, and said signal line and scanning line, and insertion connection of the capacitative element was made between the end of each of said signal line, and the highway.

[Claim 2] Thin film transistor array according to claim 1 by which the horizontal scanning circuit which switches a signal line, and the vertical-scanning circuit which switches the scanning line used the thin film transistor, and was formed on the same substrate with the transistor prepared in a part for the intersection of a signal line, the scanning line, a signal line, and the scanning line, and the capacitative element.

[Translation done.]

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]**[0001]**

[Field of the Invention] This invention relates to the thin film transistor array used for an active-matrix mold liquid crystal display etc.

[0002]

[Description of the Prior Art] In recent years, the technique which forms the thin film transistor using the amorphous silicon film or a polycrystal silicone film in a large area substrate is developed, and the active-matrix mold liquid crystal display which chooses a pixel electrode by using this thin film transistor as a switching element is put in practical use. Furthermore, a drive circuit is constituted from a thin film transistor using a polycrystal silicone film, and the liquid crystal display using thin film transistor array with a built-in circumference circuit formed on the same substrate as the thin film transistor as a switching element is also being put in practical use. However, by the thin film transistor array for using it for a liquid crystal display, since an element number also becomes hundreds of thousands of elements, many things are examined also about the inspection approach.

[0003] About conventional thin film transistor array and its conventional inspection approach, a liquid crystal display is explained as an example below.

[0004] Drawing showing the circuitry by which drawing 4 (a) supplies a video signal to the video-signal line of the conventional thin film transistor array, and drawing 4 (b) are drawings showing the circuitry of the display of this thin film transistor array. These drawings show the important section of the liquid crystal display of an active-matrix mold. The horizontal scanning circuit where 1 consists of a shift register etc., and 2 A video signal line, A video-signal line and 5 the analog switch with which 3 switches a video signal, and 4 A vertical-scanning line, Auxiliary capacity for the pixel transistor with which 6 supplies a video signal to the below-mentioned pixel, and 7 to hold a video signal, The pixel electrode by which 8 was connected to the drain of the pixel transistor 6, and 9 A counterelectrode, The checking transistor used only in case 10 inspects liquid crystal and 11 inspects thin film transistor array, The common source line which 12 connected the source of the checking transistor 11 in common, and was pulled out to the exterior, and 13 are the common drain lines which connected the drain of the checking transistor 11 in common, and were pulled out to the exterior. In addition, in these drawings, it omitted in order to simplify illustration about the vertical-scanning circuit for supplying a signal to the vertical-scanning line 5. Moreover, since the mobility of the channel section is small, a drive circuit cannot be constituted from thin film transistor array using the amorphous silicon film as semi-conductor film on the same substrate, but the part and vertical-scanning circuit of drawing 4 (a) serve as external, and only a part for the display shown in drawing 4 (b) is formed on a substrate as thin film transistor array. On the other hand, in the thin film transistor array using the single crystal silicone film single-crystal-ized by a polycrystal silicone film or laser annealing as semi-conductor film, since the mobility of the channel section is large, a surrounding drive circuit can also be formed on a substrate at coincidence.

[0005] About the thin film transistor array constituted as mentioned above, the actuation is explained

below.

[0006] As shown in drawing 4 (a), a source electrode is connected to the video signal line 2, and the drain electrode is connected to the video-signal line 4 for the gate electrode of the analog switch 3 which is an N type transistor at the outgoing end 1 of the horizontal scanning circuit 1 - n. Moreover, as the display of a liquid crystal display is shown in drawing 4 (b), the pixel transistor 6 is formed in the intersection of the video-signal line 4 and the vertical-scanning line 5, a source electrode is connected to the video-signal line 4, and the drain electrode is connected to the pixel electrode 8 for the gate electrode at the vertical-scanning line 5, respectively. Although a detail is omitted and is shown in equal circuit by drawing 4 (b), it has the composition that the pixel electrode 8 and the counterelectrode 9 countered on both sides of liquid crystal 10 electrically.

[0007] Common connection of the video signals V1, V2, and V3 is made every three of the video-signal line 4, and they choose the video-signal line 4 with the signal from the horizontal scanning circuit 1, and are supplied. Synchronizing with this video signal, the vertical-scanning line 5 is chosen by the signal from a vertical-scanning circuit (not shown), the pixel transistor 6 turns on, and a video signal is supplied to the pixel electrode 8.

[0008] Next, the inspection approach of the thin film transistor array which has the above-mentioned configuration is explained.

[0009] In the thin film transistor array which has circuitry shown in drawing 4 (a) and (b), the electrical potential difference between the common source line 12 and a common drain line is impressed, and the checking transistor 11 is turned on with the output from the horizontal scanning circuit 1, measuring a current. If a current flows at this time, it will mean that the checking transistor 11 had turned on and there will be no open circuit in a signal line as a result, but if a current does not flow, the open circuit has arisen in somewhere in signal lines. However, it is conditions that the checking transistor 11 operates normally.

[0010]

[Problem(s) to be Solved by the Invention] However, with the above-mentioned conventional configuration, since the checking transistor was built in, when the substrate area of thin film transistor array became large, since normal actuation of thin film transistor array was barred and the extraneous article was added when the gate of a checking transistor had leak, it had the technical problem that the yield of thin film transistor array would be lowered.

[0011] An open circuit of a signal line and inspection other than a short circuit are also aimed at offering the thin film transistor array made possible and its inspection approach, without this invention's solving the above-mentioned conventional technical problem, and enlarging substrate area of thin film transistor array.

[0012]

[Means for Solving the Problem] In order to attain this purpose, the thin film transistor array of this invention has the configuration equipped with the capacitative element between the end of a signal line, and the highway, and the inspection approach of the thin film transistor array of this invention charges a capacitative element through the input edge of a signal line, and measures the electrical potential difference or current in an input edge of a signal line after fixed time amount progress.

[0013] An open circuit near the end of a signal line is also easily detectable by the current at the time of measurement decreasing, since a capacitative element is not charged by this configuration when the signal line is disconnected, and choosing appropriately the ratio of the capacity of a capacitative element, and the stray capacity which the signal line has. Moreover, after carrying out fixed time amount charge, the short circuit between signal lines, the short circuit of the transistor connected to the signal line, etc. are detectable by measuring an electrical potential difference at the input edge of a signal line.

[0014]

[Example] The thin film transistor array in one example and its inspection approach of this invention are explained below, referring to a drawing.

[0015] Drawing showing circuitry for drawing 1 (a) to supply a video signal to the video-signal line in the thin film transistor array of the 1st example of this invention and drawing 1 (b) are drawings

showing the circuitry of the display of this thin film transistor array. In these drawings, the same sign is given to the same part as the conventional example shown in drawing 4 (a) and (b), and explanation is omitted. Moreover, in these drawings, the capacitative element by which 14 was connected to the end of the video-signal line 4, and 15 are the power-source lines to which the capacitative element 14 was connected. It is not concerned especially with this value although the stray capacity and this extent of the video-signal line 4 are suitable for the capacity of a capacitative element 14. Illustration was omitted about the vertical-scanning circuit which supplies a driving signal to the vertical-scanning line 5. In addition, in this example, although one terminal has connected to the power-source line 15 the other-end child of the capacitative element 14 connected to the end of the video-signal line 4, if it is the highway of fixed potential, it will not adhere to a power-source line.

[0016] Although the above thin film transistor array is divided and explained to the display shown in the circuit part and drawing 1 (b) for supplying a video signal to the video-signal line shown in drawing 1 (a)

(a) Although the circuit part for supplying a video signal and a scan signal serves as an external circuit in forming the pixel transistor 6 by the amorphous silicon film When forming the pixel transistor 6 with a polycrystal silicone film or a single crystal silicone film, the circuit part for supplying a video signal and a scan signal to the pixel transistor 6 and coincidence can be formed on the same substrate.

Moreover, a capacitative element 14 can be easily formed on a substrate in the process which forms a thin film transistor.

[0017] In addition, about the usual actuation of the above-mentioned thin film transistor array, it is the same as the conventional example shown in drawing 4 (a) and (b), and omits.

[0018] Next, the inspection approach of the thin film transistor array in one example of this invention is explained. Drawing and drawing 3 explaining the step to which drawing 2 charges the capacitative element in the inspection approach of the thin film transistor array of this invention are drawing for explaining the step of the amplitude measurement in the inspection approach of the thin film transistor array of this invention. In addition, in these drawings, only the horizontal scanning circuit of thin film transistor array shown in drawing 1 (a) and (b) and the part of an analog switch were shown, and illustration was omitted about the display and the vertical-scanning circuit. In addition, in drawing 2 and drawing 3, in the transistor 21, 22, and 23 indicate a video signal input terminal and the circuit for [24] measurement in a voltage source and 25 to be, and 26, the power source of a transistor 25 and 27 show resistance, and 28 shows the output terminal of a transistor 25.

[0019] As first shown in drawing 2, an electrical potential difference is impressed from a voltage source 24 to the video-signal line 4 through the video input terminals 21-23, and the capacitative element 14 shown in drawing 1 (b) is charged. Next, as shown in drawing 3, a measuring circuit is connected instead of a voltage source 24, the horizontal scanning circuit 1 is scanned, measuring the output obtained by the output terminal 28 of a transistor 25, and the potential of each video-signal line 4 is measured. Although the video signal input terminals 21-23 are switched one by one and measured at this time If the video-signal line 4 is normal, the electrical potential difference charged by the capacitative element 14 will be impressed to the gate of a transistor 25, and the output of an output terminal 28 will serve as a low level. Since a predetermined electrical potential difference will not be impressed to the gate of a transistor 25 if open-circuit or video-signal line 4 comrades have connected [the video-signal line 4] too hastily, a transistor 25 does not turn on but the output of an output terminal 28 is high-level. That it can inspect by this inspection approach can inspect an open circuit of a signal line and not only a short circuit but the short circuit between source drains of the transistor 6 of a display by which the source was connected to the video-signal line 4 or the short circuit between the source gates.

[0020] Although an electrical potential difference is not impressed to the scanning line 5 and the transistor 6 of a display is not turned on by the above inspection approach, the transistor 6 of a display can be inspected by choosing the scanning line 5, making a transistor 6 turn on, and conducting the above-mentioned inspection. That is, as the scanning line 5 is chosen, the transistor 6 of one train is made to turn on, the video-signal line 4 is chosen by the horizontal scanning circuit 1 and it is shown in drawing 2, an electrical potential difference is impressed through the video signal input terminals 21-23. Next, identification of a failure part is attained by measuring an electrical potential difference or a

current by the approach shown in drawing 3 .

[0021]

[Effect of the Invention] This invention has the configuration which inserted the capacitative element between the end of the signal line of thin film transistor array, and the power-source line, and can realize an open circuit of a signal line, a short circuit, the outstanding thin film transistor array that can detect the defect of the transistor of a display, and its inspection approach.

[Translation done.]

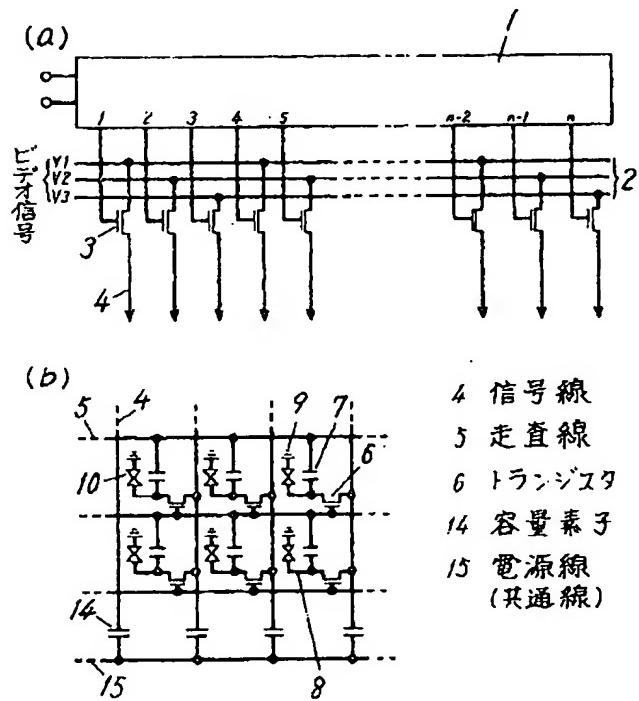
* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

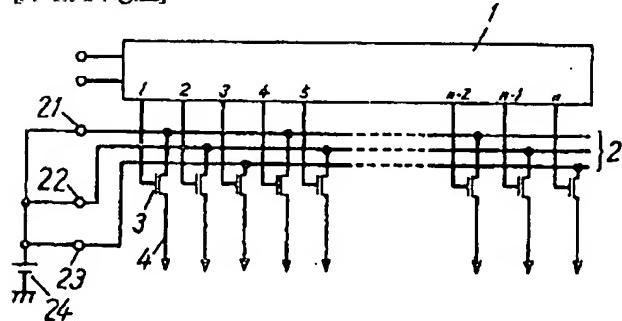
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

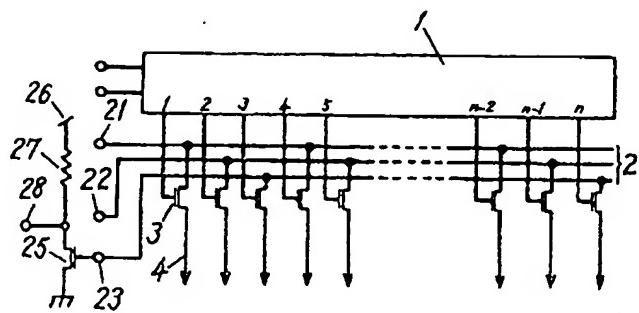
[Drawing 1]



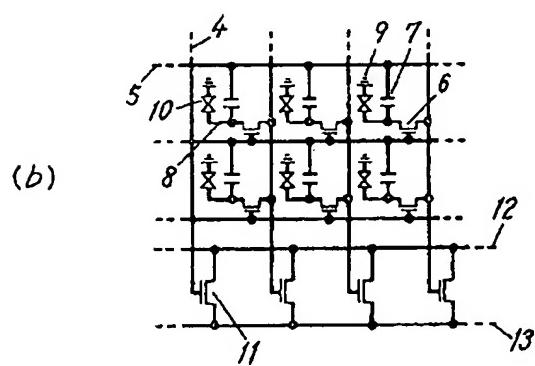
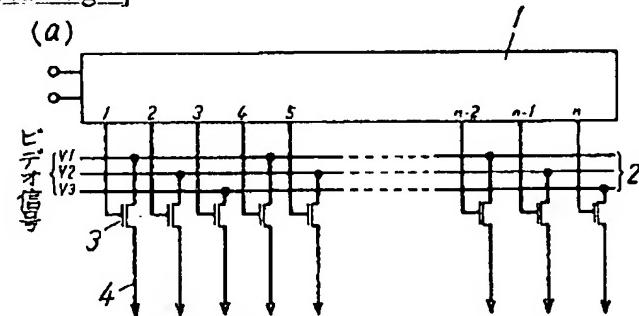
[Drawing 2]



[Drawing 3]



[Drawing 4]



[Translation done.]